

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Yoshihiko IMANAKA et al.**

Serial Number: **Not Yet Assigned**

Filed: **December 2, 2003**

Customer No.: 38834

For: **METHOD FOR FABRICATING CERAMIC SUBSTRATE**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

December 2, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

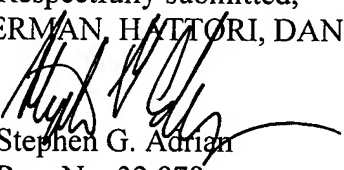
Japanese Appln. No. 2002-351133, filed on December 3, 2003

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 50-2866.

Respectfully submitted,
WESTERMAN, HATTORI, DANIELS & ADRIAN, LLP


Stephen G. Adrian
Reg. No. 32,878

Atty. Docket No.: 032152
Suite 700
1250 Connecticut Avenue, N.W.
Washington, D.C. 20036
Tel: (202) 822-1100
Fax: (202) 822-1111
SGA/yap

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年12月 3日

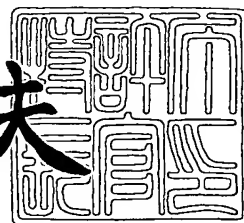
出願番号
Application Number: 特願2002-351133
[ST. 10/C]: [JP 2002-351133]

出願人
Applicant(s): 富士通株式会社

2003年 8月29日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3070523

【書類名】 特許願

【整理番号】 0240946

【提出日】 平成14年12月 3日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 3/46

【発明の名称】 セラミック基板の製造方法

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 今中 佳彦

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 竹野内 正寿

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100087479

【弁理士】

【氏名又は名称】 北野 好人

【選任した代理人】

【識別番号】 100114915

【弁理士】

【氏名又は名称】 三村 治彦

【手数料の表示】

【予納台帳番号】 003300

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0012600

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 セラミック基板の製造方法

【特許請求の範囲】

【請求項 1】 基体上の第 1 の領域に第 1 の誘電体材料をスクリーン印刷し、前記基体上の第 2 の領域に前記第 1 の誘電体材料とは誘電率の異なる第 2 の誘電体材料をスクリーン印刷することにより、前記基体上に、前記第 1 の誘電体材料からなる第 1 の誘電体層と、前記第 2 の誘電体材料からなる第 2 の誘電体層とを含む基本層を形成する工程と、

前記基体から前記基本層を剥離する工程と、

前記基体から剥離した前記基本層を焼成する工程と

を有することを特徴とするセラミック基板の製造方法。

【請求項 2】 請求項 1 記載のセラミック基板の製造方法において、

前記基体上に前記基本層を形成する工程を繰り返して行うことにより、前記基体上に、前記第 1 の誘電体層と前記第 2 の誘電体層とを含む前記基本層を複数層積層する

ことを特徴とするセラミック基板の製造方法。

【請求項 3】 請求項 2 記載のセラミック基板の形成方法において、

複数の前記基本層のうちの少なくとも一の前記基本層の前記第 1 の誘電体層は、他の前記基本層の前記第 1 の誘電体層とは異なる誘電率を有する

ことを特徴とするセラミック基板の製造方法。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 項に記載のセラミック基板の製造方法において、

前記基本層を形成する工程では、前記基体上の前記第 1 の領域周辺の第 3 の領域に、第 3 の誘電体材料をスクリーン印刷することにより、前記第 1 の誘電体層と前記第 2 の誘電体層の間に生じる応力を緩和するための第 3 の誘電体層を形成する工程を更に有する

ことを特徴とするセラミック基板の製造方法。

【請求項 5】 請求項 4 記載のセラミック基板の製造方法において、

前記第 3 の誘電体材料は、前記第 1 の誘電体材料と前記第 2 の誘電体材料との

間の材料組成を有する

ことを特徴とするセラミック基板の製造方法。

【請求項 6】 請求項 1 乃至 5 のいずれか 1 項に記載のセラミック基板の製造方法において、

前記基本層を形成する工程では、前記基体上の第 4 の領域に導体ペーストをスクリーン印刷することにより、ビアを形成する

ことを特徴とするセラミック基板の製造方法。

【請求項 7】 請求項 6 記載のセラミック基板の製造方法において、前記基本層を形成する工程では、柱状の前記ビアを形成する

ことを特徴とするセラミック基板の製造方法。

【請求項 8】 請求項 1 乃至 7 のいずれか 1 項に記載のセラミック基板の製造方法において、

前記基本層を形成する工程の後に、前記基本層上に導体ペーストをスクリーン印刷することにより、導体層を形成する工程を更に有する

ことを特徴とするセラミック基板の製造方法。

【請求項 9】 請求項 8 記載のセラミック基板の製造方法において、

前記導体層を形成する工程の後に、前記第 1 の誘電体層と前記第 2 の誘電体層とを含む前記基本層を、前記導体層が形成された面から加圧することにより、前記基本層の前記導体層が形成された面を平坦化する工程を更に有する

ことを特徴とするセラミック基板の製造方法。

【請求項 10】 請求項 1 乃至 9 のいずれか 1 項に記載のセラミック基板の製造方法において、

前記第 1 の誘電体層の上下に導体層を形成することにより、前記第 1 の誘電体層が形成された領域に受動素子を形成する工程を更に有する

ことを特徴とするセラミック基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、セラミック基板の製造方法に係り、特に、受動機能を内蔵するセラ

ミック基板の製造方法に関する。

【0002】

【従来の技術】

携帯電話に代表されるモバイル機器やBluetoothによる無線情報通信、無線LAN (Local Area Network) 等においては、音声データ、画像データ等の大容量のデータ信号をより高速に伝送することが求められてきている。

【0003】

一方、そのような大容量のデータ信号の高速伝送を実現するためのモバイル端末機器は、その小型化、多機能化、高性能化が急速に進行している。

【0004】

かかる端末機器の小型化を図るための手段として、実装技術による更なる高密度化が行われたり、高周波回路中のアンテナやフィルタ等の受動素子の一体モジュール化が行われている。このモジュール化のための技術として、これまで多くの手法が提案されてきている。中でも特に、LTCC (Low Temperature Cofired Ceramic: 低温焼成セラミックス) 技術を用いてアンテナ層、フィルタ層、コンデンサ層等をモジュール中に組み込む手法が、比較的安価である等の利点により、モジュール化技術の主流となりつつある。

【0005】

モジュールの更なる小型化を図るために、種々の観点から以下に述べるようなことが検討されている。

【0006】

例えば材料開発の観点からは、高誘電率材料の開発が、モジュールの小型化の取組として行われている。伝送電磁波の波長は、伝送体材料の誘電率の平方根の逆数に比例する。このため、伝送体材料の誘電率が大きくなるほど、伝送電磁波の波長が短くなり、この結果、モジュールの小型化を図ることが可能となる。

【0007】

また、構造、プロセス開発の観点からは、モジュール基板を小型化するために、誘電率の異なる層を多層構造のセラミック基板中に導入することにより一体化するプロセスの開発が行われている。

【0008】

また、これら材料開発、プロセス開発の成果を製品に生かし、モジュールの小型化を実現するためには、各層の配線パターンなどの位置合わせ精度を厳密に制御することが必要とされる。

【0009】

モジュール基板の小型化を図る方法として、多層構造の層部分に異種材料を導入することにより受動素子を形成し、キャパシタ等の表面実装部品等をセラミック基板中に内蔵化する種々の試みがなされている（例えば特許文献1乃至3を参照）。

【0010】

例えば、材料組成の異なるセラミックグリーンシートを積層し、同一温度で一体焼成する方法が知られている。図7はかかる手法により形成されたモジュール基板の構造を示す概略図であり、図7（a）はモジュール基板の構造を示す断面図、図7（b）はモジュール基板の各層を示す斜視図である。

【0011】

図7（a）及び図7（b）に示すように、配線、電極となる導体パターンが表面に形成された異種材料のグリーンシート100a、100b、100c、102a、102b、103a、103b、103c、102cが順次積層され、同一温度での焼成により一体化されている。グリーンシート100a、100b、100cと、グリーンシート102a、102b、102cと、グリーンシート103a、103b、103cとは、互いにその誘電率が異なっている。積層されたグリーンシートには、図7（a）に示すように、ビア104が形成されており、各グリーンシートの電極、配線等の導体層106がビアにより電氣的に接続されている。基板内部には、異種材料のグリーンシートが電極で挟まれてなるキャパシタ等の受動素子が形成されている。

【0012】

また、多層構造を構成する各グリーンシートの層の内部に孔を形成し、この孔の内部に異種材料を埋め込み、グリーンシート内のx y方向に受動素子を形成することにより受動素子を内蔵化する方法も知られている。図8はかかる手法によ

り形成されたモジュール基板の構造を示す概略図であり、図 8 (a) はモジュール基板の構造を示す断面図、図 8 (b) はモジュール基板の各層を示す斜視図である。

【0013】

図 8 (a) 及び図 8 (b) に示すように、配線、電極となる導体パターンが形成されたグリーンシート 108a、108b、108c、108d が積層され、焼成により一体化されている。グリーンシート 108b、108c には孔が形成されており、その孔に異種材料が埋め込まれてなる受動素子 110 が形成されている。受動素子 110 が埋め込まれる孔の側壁には、受動素子 110 とグリーンシート 108b、108c との間に生じる応力を緩和するための応力緩和層 111 が形成されている。また、各グリーンシート 108a、108b、108c、108d にはビア 112 が形成されており、各グリーンシート 108a、108b、108c、108d の電極、配線等の導体層 114 がビア 112 により電氣的に接続されている。

【0014】

【特許文献 1】

特開平 7-86747 号公報

【特許文献 2】

特開平 8-32242 号公報

【特許文献 3】

特開平 9-92983 号公報

【0015】

【発明が解決しようとする課題】

しかしながら、材料組成の異なるセラミックグリーンシートが積層され、同一温度で一体焼成された図 7 に示す基板では、個々の材料の焼成収縮率、収縮挙動が異なっている。このため、多層化の際に、層間の剥離が生じやすいという難点が想定される。

【0016】

また、図 7 に示す異種材料のグリーンシートが積層された基板では、特性の異

なる材料が層間をまたぐため、電気信号特性が不安定となる場合があると考えられる。また、低誘電率層からなる伝送回路と、キャパシタやフィルタ等の高誘電率層からなる回路とが層状に形成されているため、回路設計によっては、伝送線路が高誘電率層をまたぐこととなる。この結果、インピーダンスの不整合を引き起こすことも考えられる。さらには、受動素子が各異種材料の層で形成されるため、異種材料部まで伝送線路を引き出す必要がある。このため、基板表面に SMD (Surface Mounted Device) を形成する場合と比較して、受動素子を内蔵した結果、必ずしも接続線路の短縮化につながるとはいえない。さらには、受動素子として機能する異種材料が層として導入されるため、小さな受動素子を導入する場合であっても、1層の異種材料が必要となる。このため、小型化を実現しうる程度が制約されることとなる。

【0017】

また、積層されたグリーンシートの内部に孔が形成され、その孔に異種材料が埋め込まれ受動素子が内蔵化された図8に示す基板では、異種材料の埋め込み部とベース材料との界面部に、収縮率の不整合によるストレスが生じてしまう。この結果、クラックが生じたり、層間の密着性が弱くなる等の難点があった。

【0018】

また、上述した従来のセラミック基板では、いずれの場合もグリーンシートが用いられている。このグリーンシートに起因して、上記従来の方法では、モジュール基板の更なる小型化を実現するには、次のような難点が想定される。各グリーンシートを積層する際には、グリーンシートの一枚一枚の位置合わせを行った上で、積層されたグリーンシートが一体化される。しかしながら、グリーンシートは、成型後の保管時や取り扱い時に、寸法が変化してしまうことが知られている。このため、積層したグリーンシートの各層間のゼロコンマ数パーセントの位置ずれを回避することが困難であると考えられる。

【0019】

また、高誘電率材料を用いる場合には、外寸とともに配線寸法が小さくなるために、更に高い精度の位置合わせを行うことが要求される。したがって、成型後の保管時や取り扱い時に寸法が変化してしまうという性質を有するグリーンシー

トを用いた従来の方法によるモジュール基板の更なる小型化には、限界があると考えられる。

【0020】

本発明の目的は、層間の高精度の位置合わせが可能であり、かつ、受動素子形成のための異種材料を面内に高い信頼性で導入することができるセラミック基板の製造方法を提供することにある。

【0021】

【課題を解決するための手段】

上記目的は、基体上の第1の領域に第1の誘電体材料をスクリーン印刷し、前記基体上の第2の領域に前記第1の誘電体材料とは誘電率の異なる第2の誘電体材料をスクリーン印刷することにより、前記基体上に、前記第1の誘電体材料からなる第1の誘電体層と、前記第2の誘電体材料からなる第2の誘電体層とを含む基本層を形成する工程と、前記基体から前記基本層を剥離する工程と、前記基体から剥離した前記基本層を焼成する工程とを有することを特徴とするセラミック基板の製造方法により達成される。スクリーン印刷法を用いることにより、高い位置精度で第1の誘電体層と第2の誘電体層とを印刷形成することができる。これにより、材料の寸法変化の影響を受けることなく基板を形成することができるので、高い精度及び信頼性で異種材料を基板内部に導入することができる。

【0022】

また、上記のセラミック基板の製造方法において、前記基本層を形成する工程では、前記基体上の前記第1の領域周辺の第3の領域に、第3の誘電体材料をスクリーン印刷することにより、前記第1の誘電体層と前記第2の誘電体層の間に生じる応力を緩和するための第3の誘電体層を形成する工程を更に有するようにしてもよい。第3の誘電体層を形成することにより、異種材料間の収縮率の差に起因する応力を緩和することができ、クラックや層間の剥離の発生を抑制することができる。したがって、信頼性が高く、特性に優れたセラミック基板を製造することができる。

【0023】

【発明の実施の形態】

本発明の一実施形態によるセラミック基板の製造方法について図1乃至図6を用いて説明する。図1は本実施形態によるセラミック基板の製造方法により製造されるセラミック基板の構造を示す断面図、図2乃至図6は本実施形態によるセラミック基板の製造方法を示す工程断面図である。

【0024】

まず、本実施形態によるセラミック基板の製造方法により製造されるセラミック基板について図1を用いて説明する。図1では、第1の層10、第2の層12、第3の層14、及び第4の層16が積層された4層構造を有するセラミック基板の場合について例示している。

【0025】

第1の層10には、金属からなるビア18aと、受動素子等を構成する高誘電率材料からなる高誘電率層20aとが所定の位置に形成されており、高誘電率層20aの周辺には、誘電体材料からなる応力緩和層22aが形成されている。第1の層10のビア18a、高誘電率層20a、及び応力緩和層22aが形成されていない領域には、誘電体材料からなるベース誘電体層24aが形成されている。第1の層10の上層部には、所定のビア18、高誘電率層20に電氣的に接続し、配線及び電極のパターンを有する導体層26aが形成されている。こうして、第1の層10が構成されている。

【0026】

第1の層10上の第2の層12には、第1の層10の上層部の導体層26aに電氣的に接続する金属からなるビア18bと、受動素子等を構成する高誘電率の誘電体からなる高誘電率層20bとが所定の位置に形成されており、高誘電率層20bの周辺には、第1の層10における場合と同様に、誘電体からなる応力緩和層22bが形成されている。第2の層12のビア18b、高誘電率層20b、及び応力緩和層22bが形成されていない領域には、誘電体からなるベース誘電体層24bが形成されている。第2の層12の上層部には、第2の層12の所定のビア18b、高誘電率層20bに電氣的に接続し、配線及び電極パターンを有する導体層26bが形成されている。

【0027】

第2の層12上の第3の層14、第4の層16についても、第1の層10、第2の層12の場合と同様に、ビア18c、18d、高誘電率層20c、20d、応力緩和層22c、22d、ベース誘電体層24c、24d、導体層26c、26dがそれぞれ形成されている。

【0028】

上述した各層の高誘電率層と導体層とにより構成される回路は、例えば、伝送線路回路、アンテナ、ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタ、キャパシタ等の機能を有するものである。例えば、高誘電率層の上下には、導体層からなる電極が形成されており、これらの受動素子が形成されている。そして、本実施形態によるセラミック基板の製造方法により製造されるセラミック基板は、例えば、1GHz以上の高周波電波用の回路モジュールに適用することが可能なものである。

【0029】

こうして、第1乃至第4の層からなる本実施形態によるセラミック基板の製造方法により製造されるセラミック基板が構成されている。

【0030】

本実施形態によるセラミック基板の製造方法は、上述した多層構造を有するセラミック基板を、スクリーン印刷法を用いて形成することに主たる特徴がある。

【0031】

スクリーン印刷法を用いることより、各層を構成するビア18a、18b、18c、18d、高誘電率層20a、20b、20c、20d、応力緩和層22a、22b、22c、22d、ベース誘電体層24a、24b、24c、24d、及び導体層26a、26b、26c、26dを高い位置精度で印刷形成することができ、保管時等に容易に寸法変化するグリーンシートを用いる必要がなく、材料の寸法変化の影響を受けることなく基板を形成することができるので、高い精度及び信頼性で受動素子等として機能する異種材料を基板内部に導入することができる。また、材料の寸法変化の影響を受けることなく基板を形成することができるのと同時に、スクリーン印刷法によれば高い位置精度で印刷材料を印刷することができるので、多層基板を構成する層間の位置合わせを高い精度で行うこと

ができる。

【0032】

以下、本実施形態によるセラミック基板の製造方法について図2乃至図6を用いて説明する。

【0033】

まず、スクリーン印刷法を用いて各層を形成するために印刷する材料について説明する。

【0034】

高誘電率層20a、20b、20c、20dを形成するための高誘電率材料は、例えば次のようにして作製することができる。

【0035】

まず、平均粒径 $5\mu\text{m}$ の TiO_2 粉末を20vol%、平均粒径 $3\mu\text{m}$ のNd TiO_3 結晶が析出する珪酸系ガラス粉末を80vol%の割合で、これらの混合粉末を調合する。

【0036】

次いで、調合した混合粉末に、バインダーとしてポリビニルブチラール(PVB)樹脂を8wt%、可塑剤としてジブチルフタレート(DBP)を3wt%の割合でそれぞれ添加する。さらに、アセトン溶媒として加えた後、ボールミルで20時間混合してスラリーを作製する。

【0037】

次いで、ミリングされたスラリーを、らいかい機を用いてアセトン溶媒成分を蒸発させながら、テルピネオールを加え、ペースト化する。

【0038】

次いで、三本ロールミルを用いて、得られたペーストを混合、分散させる。

【0039】

こうして、高誘電率層20aを形成するためのペースト状の高誘電率材料が作製される。作製されたペースト上の高誘電率材料の粘度は、例えば $300\text{Pa}\cdot\text{s}$ (3,000 poise)である。

【0040】

応力緩和層 22 a、22 b、22 c、22 d を形成するための応力緩和層用誘電体材料は、例えば次のように作製することができる。

【0041】

まず、平均粒径 $3\ \mu\text{m}$ のアルミナ粉末を 20 vol %、平均粒径 $2\ \mu\text{m}$ の TiO_2 粉末を 20 vol %、平均粒径 $3\ \mu\text{m}$ の MgCaSiO_4 結晶が析出する硼珪酸系ガラス粉末を 60 vol % の割合で、これらの混合粉末を調合する。

【0042】

次いで、調合した混合粉末に、バインダーとして PVB 樹脂を 5 wt %、可塑剤として DBP を 1 wt % の割合でそれぞれ添加する。さらに、アセトン を溶媒として加えた後、ボールミルで 20 時間混合してスラリーを作製する。

【0043】

次いで、これらのミリングされたスラリーを、らいかい機を用いてアセトン溶媒成分を蒸発させながら、テルピネオールを加え、ペースト化する。次いで、三本ロールミルを用いて、得られたペーストを混合、分散させる。

【0044】

こうして、応力緩和層 22 a を形成するためのペースト状の応力緩和層用誘電体材が作製される。作製されたペースト状の応力緩和層用誘電材の粘度は、例えば $250\ \text{Pa}\cdot\text{s}$ (2,500 poise) である。

【0045】

ベース誘電体層 24 a、24 b、24 c、24 d を形成するためのベース材は、次のようにして作製することができる。

【0046】

まず、平均粒径 $2\ \mu\text{m}$ のアルミナ粉末を 30 vol %、平均粒径 $3\ \mu\text{m}$ の MgCaSiO_4 結晶が析出する硼珪酸系ガラス粉末を 70 vol % の割合で、これらの混合粉末を調合する。

【0047】

次いで、調合した混合粉末に、バインダーとして PVB 樹脂を 5 wt %、可塑剤として DBP を 2 wt % の割合でそれぞれ添加する。さらに、アセトン を溶媒として加えた後、ボールミルで 20 時間混合してスラリーを作製する。

【0048】

次いで、これらのミリングされたスラリーを、らいかい機を用いてアセトン溶媒成分を蒸発させながら、テルピネオールを加え、ペースト化する。

【0049】

次いで、三本ロールミルを用いて、得られたペーストを混合、分散させる。

【0050】

こうして、ベース誘電体層を形成するためのペースト状のベース材が作製される。作製されたペースト状のベース材の粘度は、例えば $300 \text{ Pa} \cdot \text{s}$ ($3,000 \text{ poise}$) である。

【0051】

次に、本実施形態によるセラミック基板の製造方法の各工程について説明する。

【0052】

まず、印刷台としての基板 28 上の樹脂フィルム 30 の所定の位置に、スクリーン印刷法を用いて、例えば Ag ペーストを柱状に印刷する。次いで、樹脂フィルム 30 に印刷した Ag ペーストを、例えば 80°C の熱処理により乾燥する。こうして、Ag からなる柱状のビア 18a が樹脂フィルム 30 の所定の位置に形成される（図 2 (a) を参照）。なお、スクリーン印刷法により Ag ペーストを印刷する際には、Ag ペーストの粘度を調整し、所望の高さを有し、良好な形状を有するビア 18a が形成されるように留意する。

【0053】

次いで、スクリーン印刷法を用いて、樹脂フィルム 30 の所定の位置に高誘電率材料を印刷する。次いで、樹脂フィルム 30 に印刷した高誘電率材料を乾燥する。こうして、樹脂フィルム 30 の所定の位置に、高誘電率材料からなる焼成前の高誘電率層 20a が形成される（図 2 (b) を参照）。

【0054】

次いで、スクリーン印刷法を用いて、樹脂フィルム 30 の高誘電率層 20a の周辺に、応力緩和層 22a となる応力緩和層用誘電体材料を印刷する。次いで、印刷した応力緩和層用誘電体材料を、例えば 80°C の熱処理により乾燥する。こ

うして、高誘電率層 20 a の周辺に、応力緩和層用誘電体材料からなる焼成前の応力緩和層 22 a が形成される（図 2（c）を参照）。

【0055】

高誘電率層 20 a の周辺に形成した応力緩和層 22 a は、高誘電率層 20 a とその後に形成するベース誘電体層 24 a との中間の材料組成を有するものである。高誘電率層 20 a の周辺に、高誘電率層 20 a とベース誘電体層 24 a との中間の材料組成を有する応力緩和層 22 a を形成することにより、異種材料間の収縮率の差に起因する応力を緩和することができ、クラックや層間の剥離の発生を抑制することができる。したがって、信頼性が高く、特性に優れたセラミック基板を製造することができる。

【0056】

次いで、樹脂フィルム 30 の未印刷の領域に、スクリーン印刷法を用いて、ベース誘電体層 24 a となるベース材を印刷する。次いで、印刷したベース材を、例えば 80℃の熱処理により乾燥する。こうして、樹脂フィルム 30 の未印刷の領域にベース材からなる焼成前のベース誘電体層 24 a が形成され、ビア 18 a、高誘電率層 20 a、及び応力緩和層 22 a がベース誘電体層 24 a に埋め込まれる（図 2（c）を参照）。

【0057】

次いで、印刷されたビア 18 a、高誘電率層 20 a、応力緩和層 22 a、及びベース誘電体層 24 a により形成される層上に、スクリーン印刷法を用いて、所定の配線、電極パターン状に Ag ペーストを印刷する。次いで、例えば 80℃の熱処理により、印刷した Ag ペーストを乾燥する。こうして、所定の配線、電極パターンを有し、Ag からなる導体層 26 a が形成される（図 3（a）を参照）。

【0058】

次いで、上述のようにして、スクリーン印刷法により形成された層に対して、導体層 26 a が形成された面から、例えば 2～10 kgf/cm² の圧力で加圧する。この加圧により、層は圧縮されて所定の厚さとなり、ビア 18 a、高誘電率層 20 a、応力緩和層 22 a、及びベース誘電体層 24 a とにより形成される

層上に凸状に印刷されていた導体層 26 a は、ベース誘電層 24 a 等に埋め込まれ、導体層 26 a が形成されていた面が平坦化される（図 3（b）を参照）。この平坦化により、多層基板として複数の層が積層された場合の基板のうねりを低減することができる。

【0059】

こうして、焼成前のセラミック基板の第 1 の層 10 が形成される。

【0060】

次いで、第 1 の層 10 を形成した場合と同様に、第 2 の層 12 についても、スクリーン印刷法を用いて、ビア 18 b、高誘電率層 20 b、応力緩和層 22 b、及びベース誘電体層 24 b を、第 1 の層 10 上に順次形成していく（図 3（c）、図 4（a）乃至図 4（c）を参照）。次いで、第 1 の層 10 の場合と同様に、スクリーン印刷法により Ag ペーストを印刷して導体層 26 b を形成した後、所定の圧力で積層体を加圧する。こうして、焼成前のセラミック基板の第 2 の層 12 が、第 1 の層 10 上に形成される。

【0061】

次いで、第 1 の層 10、第 2 の層 12 を形成した場合と同様に、スクリーン印刷法を用いて、第 3 の層 14、第 4 の層 16 を順次形成していく（図 5（a）乃至図 5（c）、図 6（a）を参照）。

【0062】

各層の導体層の電極部分は、各層の高誘電率層を上下から挟むように形成され、これにより、キャパシタ、各種フィルタ等の受動素子が基板内部に形成される。

【0063】

以上のようにして、スクリーン印刷法により、第 1 乃至第 4 の層からなる焼成前のセラミック基板が、樹脂フィルム 30 上に形成される（図 6（a）を参照）。

【0064】

次いで、焼成前のセラミック基板を、樹脂フィルム 30 から剥離する（図 6（b）を参照）。

【0065】

次いで、樹脂フィルム30から剥離したセラミック基板を、大気中で焼成し、一体化する（図6（c）を参照）。焼成条件としては、例えば、焼成温度を90℃、焼成時間を2時間とすることができる。あるいは、焼成温度を80℃とし、30分間加圧焼成してもよい。

【0066】

こうして、図1に示す第1乃至第4層からなる本実施形態によるセラミック基板が製造される。

【0067】

このように、本実施形態によれば、スクリーン印刷法により、セラミック基板の各層を構成するビア18a、18b、18c、18d、高誘電率層20a、20b、20c、20d、応力緩和層22a、22b、22c、22d、ベース誘電体層24a、24b、24c、24d、及び導体層26a、26b、26c、26dを印刷形成するので、高い精度及び信頼性で受動素子等として機能する異種材料を基板内部に導入することができる。また、多層基板を構成する層間の位置合わせを高い精度で行うことができる。

【0068】

また、高誘電率層20a、20b、20c、20dの周辺に、高誘電率層20a、20b、20c、20dとベース誘電体層24a、24b、24c、24dとの中間の材料組成を有する応力緩和層22a、22b、22c、22dを形成するので、異種材料間の収縮率の差に起因する応力を緩和することができ、クラックや層間の剥離の発生を抑制することができる。したがって、信頼性が高く、特性に優れたセラミック基板を製造することができる。

【0069】

（評価結果）

本発明によるセラミック基板の製造方法によりBluetooth用のRFモジュールを製造した場合の位置合わせ精度、信頼性等について、従来技術と比較した。以下に示す表1は、この比較結果を示すものである。表1において、本発明の実施例と位置合わせ精度等について比較した比較例1は、受動機能を内蔵しない基板

である。比較例 2 は、材料組成の異なるセラミックグリーンシートを積層し、同一温度で一体焼成する図 7 に示す従来の方法により作製された基板である。比較例 3 は、多層構造を構成する各グリーンシートの層の内部に孔を形成し、この孔の内部に異種材料を埋め込み、グリーンシート内の x y 方向に受動素子を形成することにより受動素子を内蔵化する図 8 に示す従来の方法により作製された基板である。

【 0 0 7 0 】

【表 1】

	比較例1 (受動機能を 内蔵しない 基板)	比較例2 (図7に示す 製造方法)	比較例3 (図8に示す 製造方法)	実施例
モジュールの 大きさ (mm)	30×30×4	20×20×4	10×10×2	7×7×2
必要層数	10	8	5	5
モジュール表面 搭載受動素子数	55	20	15	10
受動素子の 搭載信頼性	○ はんだ付けに よる接続	× 層間の剥離が 発生しやすい	○	○
層間の位置 合わせ精度 (μm)	100	100	100	50

【 0 0 7 1 】

表 1 から明らかなように、層間の位置合わせ精度が $100\mu\text{m}$ の比較例 1 乃至 3 による場合に対し、本発明の実施例による場合は $50\mu\text{m}$ という高い位置合わせ精度が得られた。これにより、本発明によれば、セラミック基板の層間の位置合わせを高い精度で行うことができることが確認された。

【 0 0 7 2 】

また、比較例 2、3 による場合に内蔵化することができた受動素子数は、それぞれ 35、40 であった。これに対し、本発明の実施例による場合に内蔵化することができた受動素子数は、比較例 2、3 による場合よりも多い 45 であった。これにより、本発明によれば、多くの受動素子を内蔵化することができることが確認された。

【0073】

[変形実施形態]

本発明の上記実施形態に限らず種々の変形が可能である。

【0074】

例えば、上記実施形態では、4 層構造を有するセラミック基板を製造する場合について説明したが、製造するセラミック基板の層数はこれに限定されるものではなく、必要に応じて、セラミック基板の層数を適宜変更することができる。

【0075】

また、高誘電率層、応力緩和層、ベース誘電体層の各層の材料は、上記実施形態で示したものに限定されるものではなく、スクリーン印刷法により印刷することができるものであれば、種々の誘電体材料を用いることができる。また、ビア、高誘電率層、応力緩和層を埋め込むベース誘電体層の材料としてペースト状のものをを用いたが、粉末状の誘電体材料によりベース誘電体層を形成し、ビア、高誘電率層、応力緩和層を埋め込んでもよい。

【0076】

また、上記実施形態では、ビア、導体層の材料として Ag ペーストを用いたが、これに限定されるものではなく、スクリーン印刷法により印刷することができるものであれば、ビア、導体層の材料として、種々の導体ペーストを用いることができる。

【0077】

また、上記実施形態では、高誘電率層とベース誘電体層との間に 1 層の応力緩和層を形成したが、応力緩和層の層数は 1 層に限定されるものではなく、複数の応力緩和層を形成してもよい。この場合、複数の応力緩和層の材料組成に傾斜をもたせることが望ましい。すなわち、複数の応力緩和層のうち、高誘電率層側の

応力緩和層ほどその材料組成を高誘電率層の材料組成に近いものとし、ベース誘電体層側の応力緩和層ほどその材料組成をベース誘電体層の材料組成に近いものとするのが望ましい。

【0078】

また、上記実施形態では、印刷台としての基板上の樹脂フィルムに、スクリーン印刷法により各種材料を印刷したが、印刷を行う基体はこれに限定されるものではなく種々の基体に印刷を行うことができる。

【0079】

また、上記実施形態では、セラミック基板の各層の高誘電率層を、スクリーン印刷法により同一の材料を印刷することにより形成したが、所定の層の高誘電率層を形成するための材料を変更し、他の層と誘電率の異なる高誘電率層を形成してもよい。

【0080】

また、同一の層においても、スクリーン印刷法を用いて異種材料をそれぞれ印刷し、同一の層において誘電率の異なる高誘電率層を形成してもよい。

【0081】

また、上記実施形態では、ビア、高誘電率層、応力緩和層、ベース誘電体層の順に形成したが、形成する順序はこれに限定されるものではない。例えば、ビアを形成する前に高誘電率層を形成してもよい。

【0082】

(付記1) 基体上の第1の領域に第1の誘電体材料をスクリーン印刷し、前記基体上の第2の領域に前記第1の誘電体材料とは誘電率の異なる第2の誘電体材料をスクリーン印刷することにより、前記基体上に、前記第1の誘電体材料からなる第1の誘電体層と、前記第2の誘電体材料からなる第2の誘電体層とを含む基本層を形成する工程と、前記基体から前記基本層を剥離する工程と、前記基体から剥離した前記基本層を焼成する工程とを有することを特徴とするセラミック基板の製造方法。

【0083】

(付記2) 付記1記載のセラミック基板の製造方法において、前記基体上に

前記基本層を形成する工程を繰り返して行うことにより、前記基体上に、前記第1の誘電体層と前記第2の誘電体層とを含む前記基本層を複数層積層することを特徴とするセラミック基板の製造方法。

【0084】

(付記3) 付記2記載のセラミック基板の形成方法において、複数の前記基本層のうちの少なくとも一の前記基本層の前記第1の誘電体層は、他の前記基本層の前記第1の誘電体層とは異なる誘電率を有することを特徴とするセラミック基板の製造方法。

【0085】

(付記4) 付記1乃至3のいずれかに記載のセラミック基板の製造方法において、前記基本層を形成する工程では、前記基体上の前記第1の領域周辺の第3の領域に、第3の誘電体材料をスクリーン印刷することにより、前記第1の誘電体層と前記第2の誘電体層の間に生じる応力を緩和するための第3の誘電体層を形成する工程を更に有することを特徴とするセラミック基板の製造方法。

【0086】

(付記5) 付記4記載のセラミック基板の製造方法において、前記第3の誘電体材料は、前記第1の誘電体材料と前記第2の誘電体材料との間の材料組成を有することを特徴とするセラミック基板の製造方法。

【0087】

(付記6) 付記1乃至5のいずれかに記載のセラミック基板の製造方法において、前記基本層を形成する工程では、前記基体上の第4の領域に導体ペーストをスクリーン印刷することにより、ビアを形成することを特徴とするセラミック基板の製造方法。

【0088】

(付記7) 付記6記載のセラミック基板の製造方法において、前記基本層を形成する工程では、柱状の前記ビアを形成することを特徴とするセラミック基板の製造方法。

【0089】

(付記8) 付記1乃至7のいずれかに記載のセラミック基板の製造方法にお

いて、前記基本層を形成する工程の後に、前記基本層上に導体ペーストをスクリーン印刷することにより、導体層を形成する工程を更に有することを特徴とするセラミック基板の製造方法。

【0090】

(付記9) 付記8記載のセラミック基板の製造方法において、前記導体層を形成する工程の後に、前記第1の誘電体層と前記第2の誘電体層とを含む前記基本層を、前記導体層が形成された面から加圧することにより、前記基本層の前記導体層が形成された面を平坦化する工程を更に有することを特徴とするセラミック基板の製造方法。

【0091】

(付記10) 付記8又は9記載のセラミック基板の製造方法において、前記第1の誘電体層と前記導体層とにより構成される回路は、伝送線回路、アンテナ、ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタ、及びキャパシタのうちの少なくともいずれか2つの機能を有することを特徴とするセラミック基板の製造方法。

【0092】

(付記11) 付記1乃至10のいずれか1項に記載のセラミック基板の製造方法において、前記基本層を形成する工程では、粉末状又はペースト状の前記第2の誘電体材料をスクリーン印刷することにより、前記第1の誘電体層を前記第2の誘電体層で埋め込むことを特徴とするセラミック基板の製造方法。

【0093】

(付記12) 付記1乃至11のいずれかに記載のセラミック基板の製造方法において、前記第1の誘電体層の上下に導体層を形成することにより、前記第1の誘電体層が形成された領域に受動素子を形成する工程を更に有することを特徴とするセラミック基板の製造方法。

【0094】

【発明の効果】

以上の通り、本発明によれば、基体上の第1の領域に第1の誘電体材料をスクリーン印刷し、基体上の第2の領域に第1の誘電体材料とは誘電率の異なる第2

の誘電体材料をスクリーン印刷することにより、基体上に、第1の誘電体材料からなる第1の誘電体層と、第2の誘電体材料からなる第2の誘電体層とを含む基本層を形成し、基体から基本層を剥離し、基体から剥離した基本層を焼成するので、セラミック基板の層間の高精度の位置合わせが可能であり、かつ、受動素子形成のための異種材料を面内に高い信頼性で導入することができる。

【図面の簡単な説明】

【図1】

本発明の一実施形態によるセラミック基板により製造されるセラミック基板の構造を示す断面図である。

【図2】

本発明の一実施形態によるセラミック基板の製造方法を示す工程断面図（その1）である。

【図3】

本発明の一実施形態によるセラミック基板の製造方法を示す工程断面図（その2）である。

【図4】

本発明の一実施形態によるセラミック基板の製造方法を示す工程断面図（その3）である。

【図5】

本発明の一実施形態によるセラミック基板の製造方法を示す工程断面図（その4）である。

【図6】

本発明の一実施形態によるセラミック基板の製造方法を示す工程断面図（その5）である。

【図7】

従来のセラミック基板の構造を示す概略図である。

【図8】

従来のセラミック基板の構造を示す概略図である。

【符号の説明】

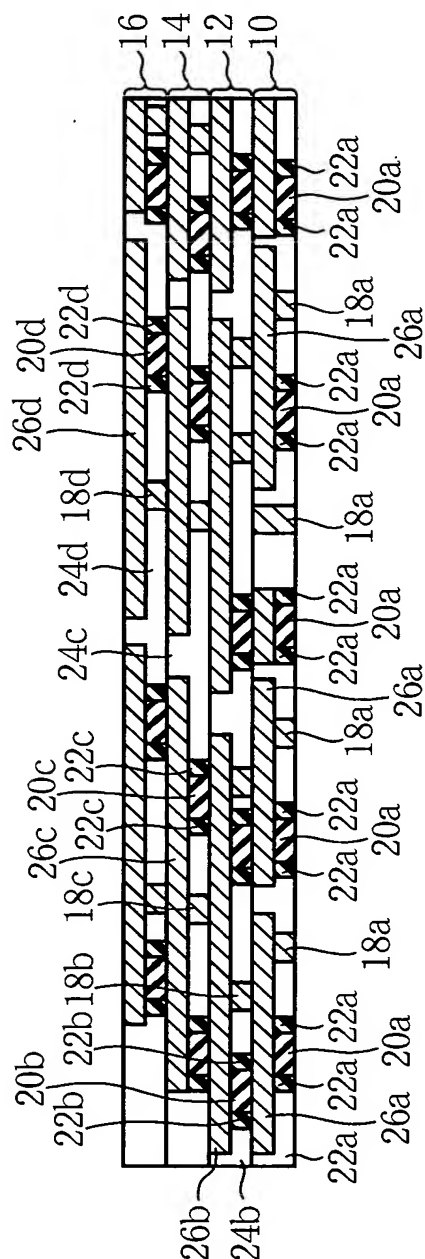


10…第1の層
12…第2の層
14…第3の層
16…第4の層
18a、18b、18c、18d…ビア
20a、20b、20c、20d…高誘電率層
22a、22b、22c、22d…応力緩和層
24a、24b、24c、24d…ベース誘電体層
26a、26b、26c、26d…導体層
28…基板
30…樹脂フィルム
100a、100b、100c…グリーンシート
102a、102b、102c…グリーンシート
103a、103b、103c…グリーンシート
104…ビア
106…導体層
108a、108b、108c…グリーンシート
110…受動素子
111…応力緩和層
112…ビア
114…導体層

【書類名】 図面

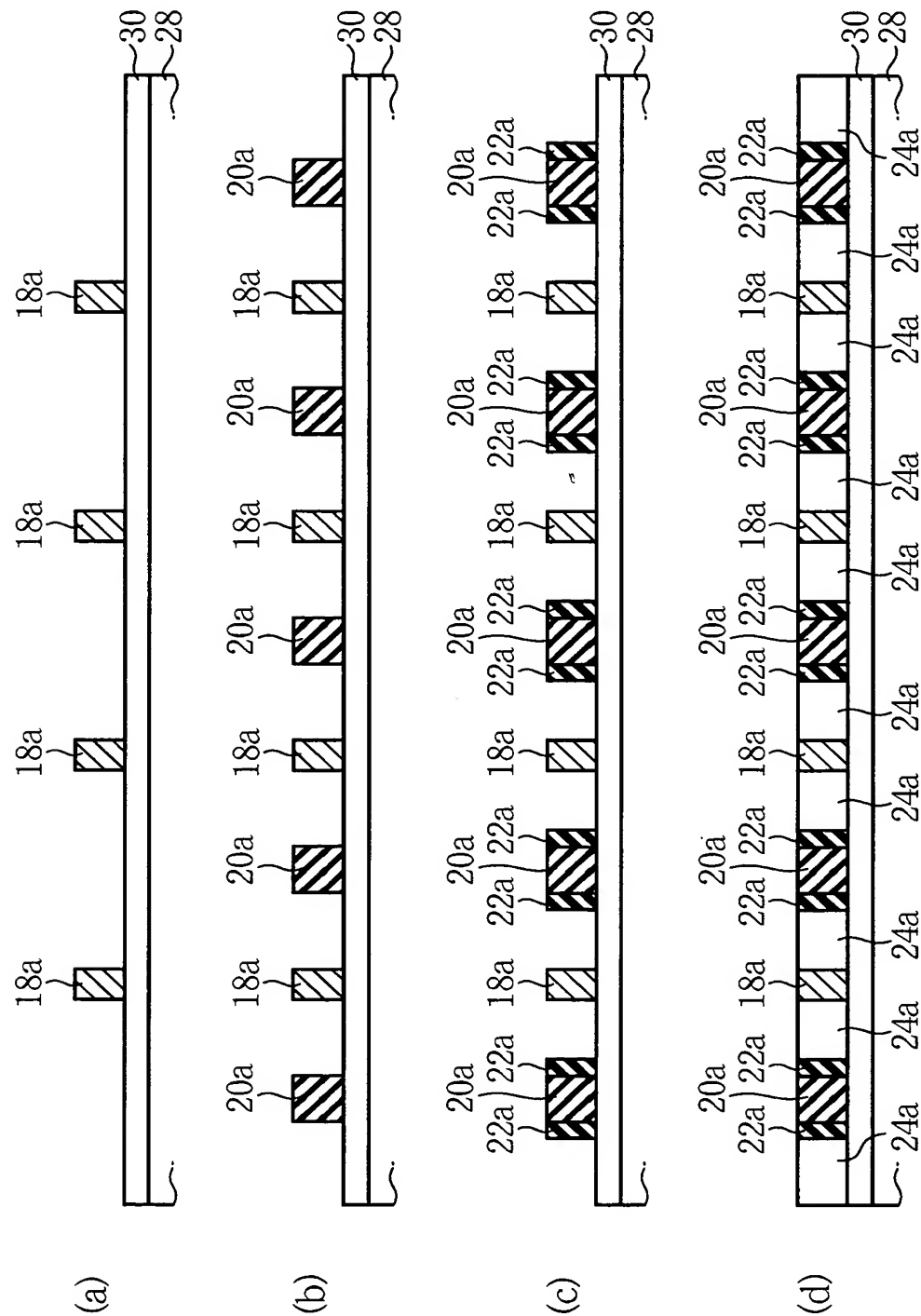
【図 1】

本発明の一実施形態によるセラミック基板により製造されるセラミック基板の構造を示す断面図



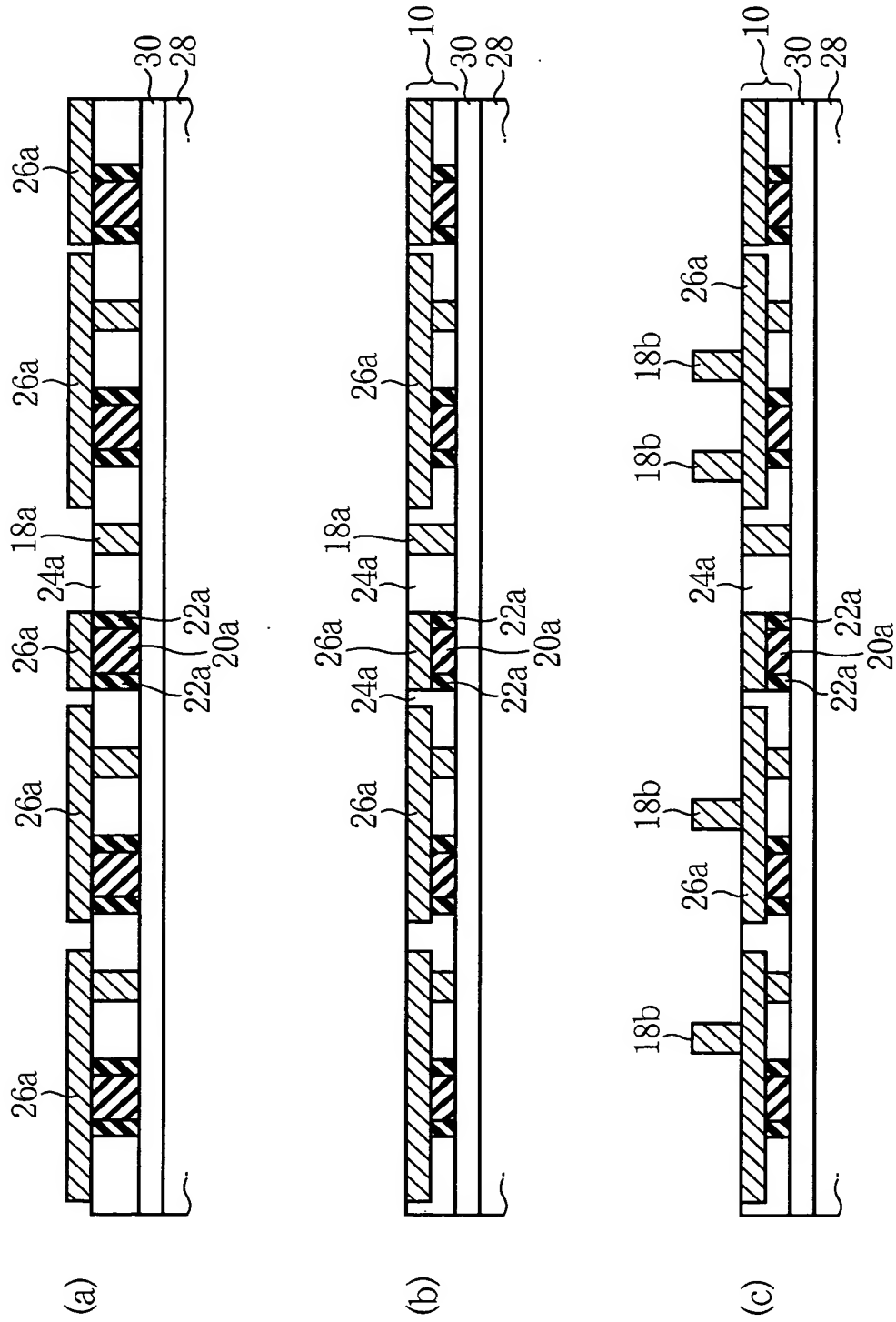
【図 2】

本発明の一実施形態によるセラミック基板の製造方法を示す工程断面図（その 1）



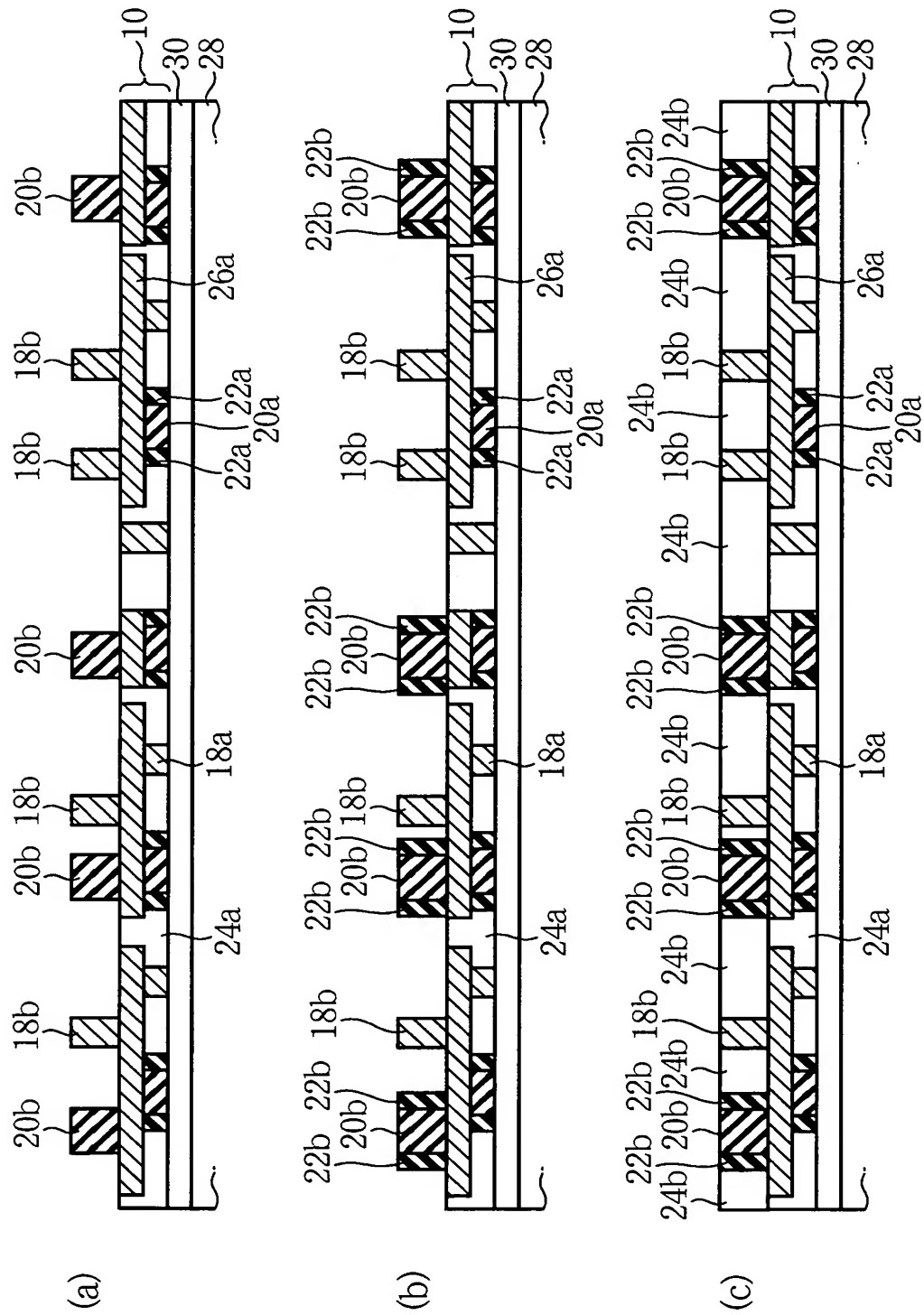
【図 3】

本発明の一実施形態によるセラミック基板の製造方法を示す
工程断面図（その 2）



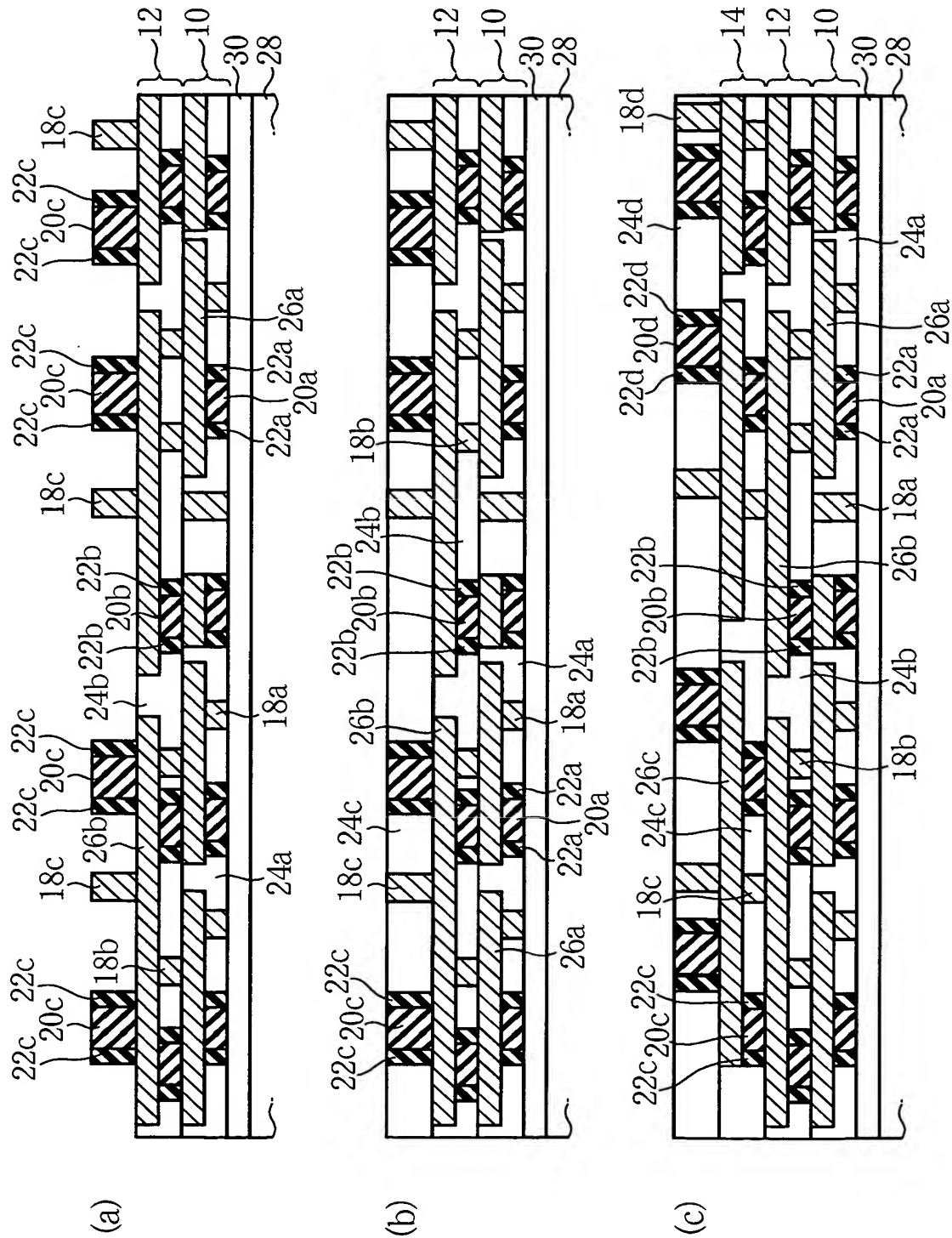
【図 4】

本発明の一実施形態によるセラミック基板の製造方法を示す
工程断面図（その 3）



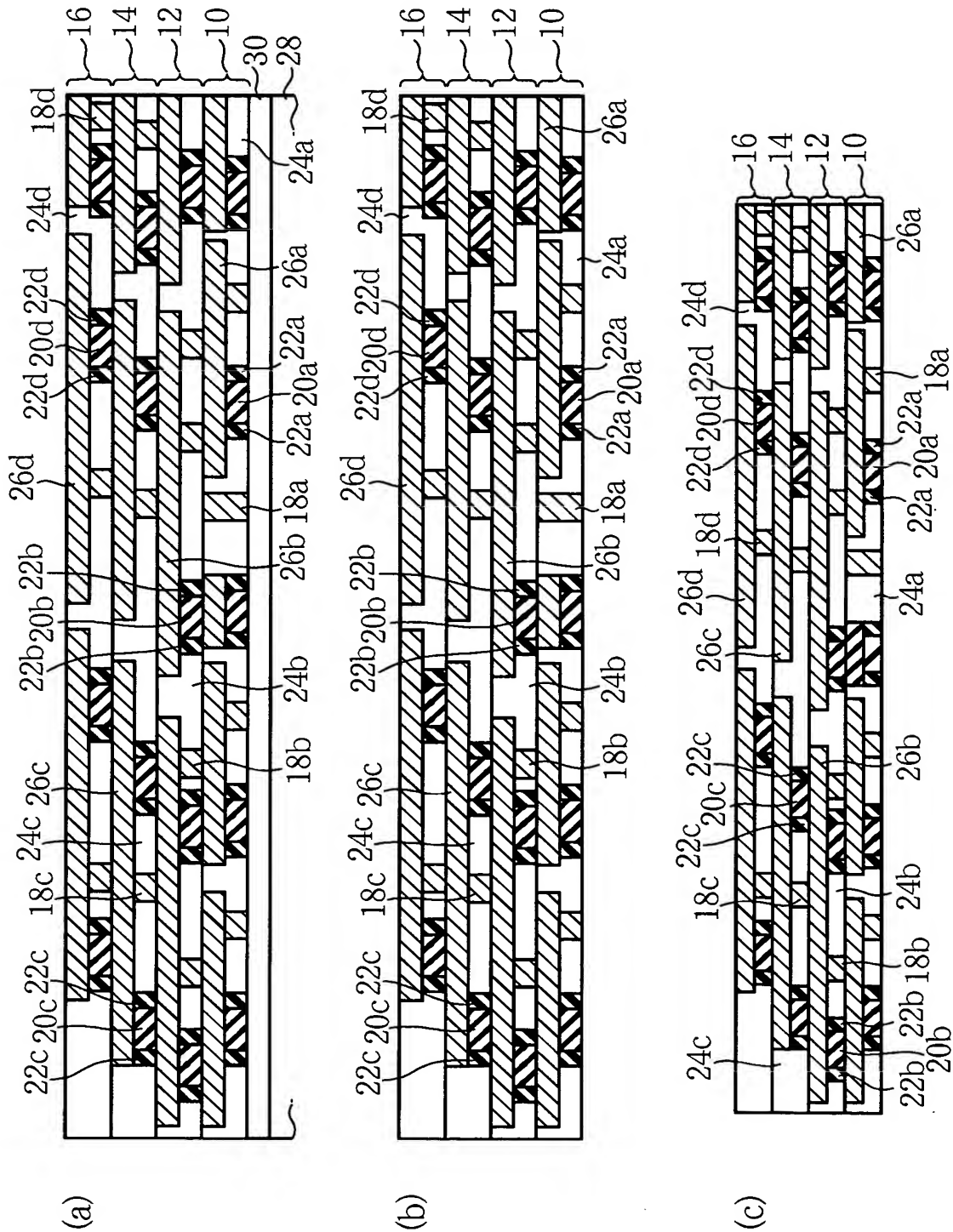
【図 5】

本発明の一実施形態によるセラミック基板の製造方法を示す
工程断面図（その４）



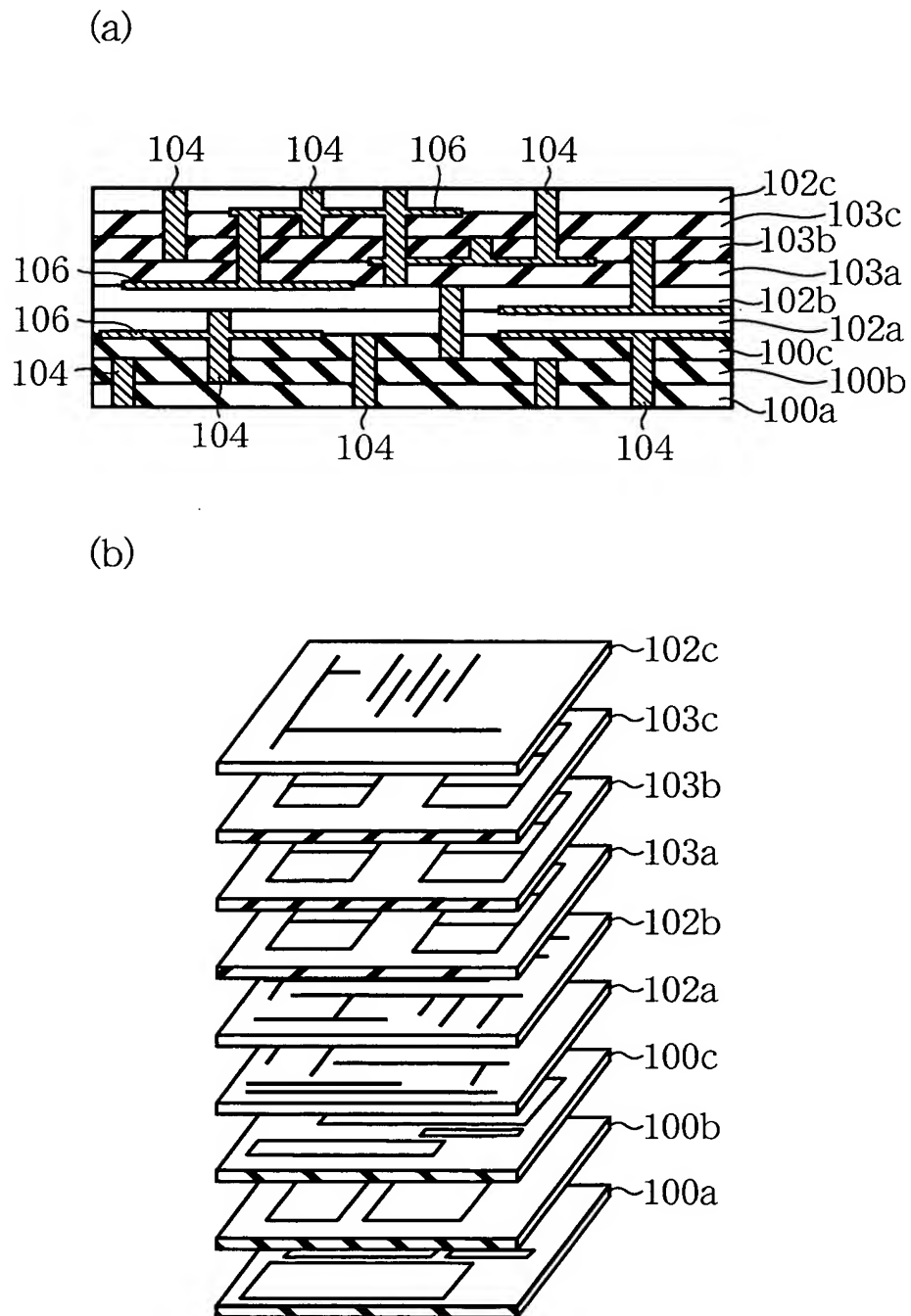
【図 6】

本発明の一実施形態によるセラミック基板の製造方法を示す
工程断面図（その 5）



【図 7】

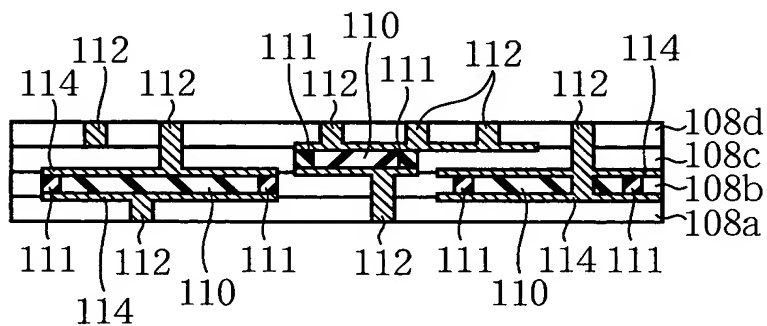
従来のセラミック基板の構造を示す概略図



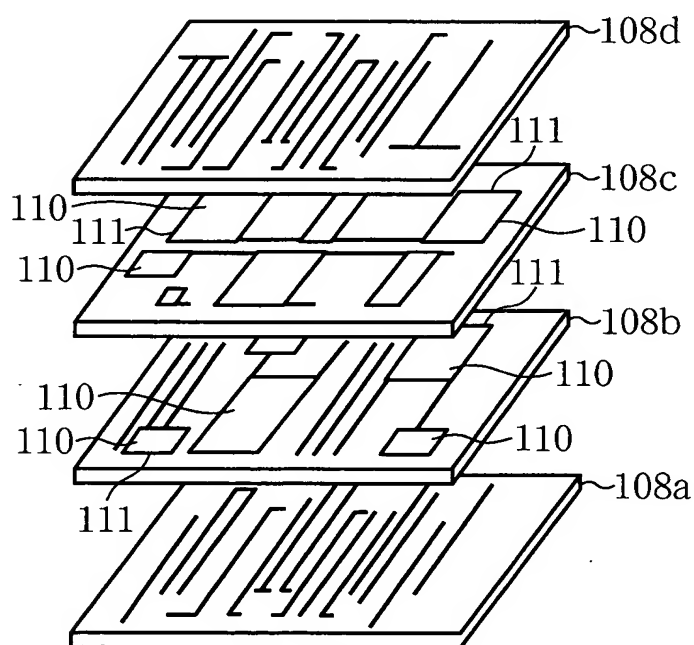
【図 8】

従来のセラミック基板の構造を示す概略図

(a)



(b)



【書類名】 要約書

【要約】

【課題】 層間の高精度の位置合わせが可能であり、かつ、受動素子形成のための異種材料を面内に高い信頼性で導入することができるセラミック基板の製造方法を提供する。

【解決手段】 樹脂フィルム 30 上の第 1 の領域に第 1 の誘電体材料をスクリーン印刷し、樹脂フィルム 30 上の第 2 の領域に第 1 の誘電体材料とは誘電率の異なる第 2 の誘電体材料をスクリーン印刷することにより、樹脂フィルム 30 上に、第 1 の誘電体材料からなる高誘電体率層 20 a と、第 2 の誘電体材料からなるベース誘電体層 24 a とを含む層を形成する工程と、樹脂フィルム 30 から層を剥離する工程と、樹脂フィルム 30 から剥離した層を焼成する工程とを有する。

【選択図】 図 2

特願 2 0 0 2 - 3 5 1 1 3 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区上小田中 1 0 1 5 番地

氏 名

富士通株式会社

2. 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社